

Docket No.: 60188-722

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277
Takahiro BOKUI, et al. : Confirmation Number:
Serial No.: : Group Art Unit:
Filed: December 01, 2003 : Examiner:
For: **PARAMETER CORRECTION CIRCUIT AND PARAMETER CORRECTION METHOD**

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:
Japanese Patent Application No. JP 2002-348763, filed on November 29, 2002.

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,
MCDERMOTT, WILL & EMERY
Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:gav
Facsimile: (202) 756-8087
Date: December 1, 2003

日本国特許庁
JAPAN PATENT OFFICE

60188-722
Takahiro BAKUI, et al.
December 1, 2003
McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日

Date of Application:

2002年11月29日

出願番号

Application Number:

特願2002-348763

[ST.10/C]:

[JP2002-348763]

出願人

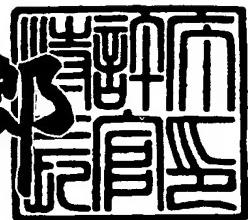
Applicant(s):

松下電器産業株式会社

2003年 1月31日

特許庁長官
Commissioner,
Japan Patent Office

太田信一



出証番号 出証特2003-3002957

【書類名】 特許願
【整理番号】 2038140135
【提出日】 平成14年11月29日
【あて先】 特許庁長官 殿
【国際特許分類】 G11B 20/14
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 朴井 高宏
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内
【氏名】 西川 和彦
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100077931
【弁理士】
【氏名又は名称】 前田 弘
【選任した代理人】
【識別番号】 100094134
【弁理士】
【氏名又は名称】 小山 廣毅
【選任した代理人】
【識別番号】 100110939
【弁理士】
【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 パラメータ補正回路及びこれを備えた半導体回路並びにパラメータ補正方法

【特許請求の範囲】

【請求項1】 電流源と、

前記電流源に接続され、前記電流源の電流に応じた電流を出力端子から流すミラー回路と、

前記ミラー回路の出力端子に第1のスイッチ回路を介して接続された基準パラメータと、

前記基準パラメータと並列に前記ミラー回路の出力端子に第2のスイッチ回路を介して接続された可変パラメータと、

前記第1のスイッチ回路及び第2のスイッチ回路を介して前記基準パラメータ及び可変パラメータに接続され、前記基準パラメータに生じる電圧及び前記可変パラメータに生じる電圧を測定する電圧測定回路と、

前記電圧測定回路により測定された前記基準パラメータ及び前記可変パラメータの電圧に基づいて、前記可変パラメータの値を調整する調整回路と
を備えたことを特徴とするパラメータ補正回路。

【請求項2】 請求項1記載のパラメータ補正回路において、

前記可変パラメータ及び基準パラメータは、抵抗素子である
ことを特徴とするパラメータ補正回路。

【請求項3】 電流源と、

前記電流源に接続され、前記電流源の電流と同一値の電流を第1の出力端子及び第2の出力端子から流すミラー回路と、

前記ミラー回路の第1の出力端子に接続された基準パラメータと、

前記ミラー回路の第2の出力端子に接続された可変パラメータと、

前記基準パラメータに第1のスイッチ回路を介して接続されると共に前記可変パラメータに第2のスイッチ回路を介して接続され、前記基準パラメータに生じる電圧及び前記可変パラメータに生じる電圧を測定する電圧測定回路と、

前記電圧測定回路により測定された前記基準パラメータ及び前記可変パラメ

タの電圧に基づいて、前記可変パラメータの値を調整する調整回路と
を備えたことを特徴とするパラメータ補正回路。

【請求項4】 請求項3記載のパラメータ補正回路において、
前記可変パラメータ及び基準パラメータは、抵抗素子である
ことを特徴とするパラメータ補正回路。

【請求項5】 請求項1、2、3又は4記載のパラメータ補正回路において、
前記電流源及び前記ミラー回路に代えて、前記可変パラメータ及び基準パラメ
ータに接続される負荷回路を備えた
ことを特徴とするパラメータ補正回路。

【請求項6】 請求項5記載のパラメータ補正回路において、
前記可変パラメータ及び基準パラメータは、抵抗素子である
ことを特徴とするパラメータ補正回路。

【請求項7】 請求項1又は2記載のパラメータ補正回路において、
前記ミラー回路の出力端子に接続された第3スイッチ回路を備え、
前記電圧測定回路は、前記ミラー回路から第3のスイッチ回路に電流を流した
場合の第3のスイッチ回路の電圧を測定する
ことを特徴とするパラメータ補正回路。

【請求項8】 請求項1、2、3、4、5、6又は7記載のパラメータ補正回
路において、

前記電圧測定回路に代えて、
前記基準パラメータの電圧を保持するサンプルホールド回路と、
前記可変パラメータの電圧を前記サンプルホールド回路に保持した前記基準パ
ラメータの電圧と比較するコンパレータとを備えた
ことを特徴とするパラメータ補正回路。

【請求項9】 請求項1、2、3、4、5、6、7又は8記載のパラメータ補
正回路を備えた半導体回路であって、

前記半導体回路に元々接続される予め値の判ったパラメータが、前記基準パラ
メータとしても共用される
ことを特徴とする半導体回路。

【請求項10】 請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路を備えた半導体回路であって、

前記パラメータ補正回路の可変パラメータが可変抵抗素子である場合に、前記可変抵抗素子はフィルタ回路の一部として使用される
ことを特徴とする半導体回路。

【請求項11】 請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路を備えた半導体回路であって、

前記パラメータ補正回路の可変パラメータが可変抵抗素子である場合に、前記可変抵抗素子は電流電圧変換器の一部として使用される
ことを特徴とする半導体回路。

【請求項12】 請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路と、

前記パラメータ補正回路に備える可変パラメータと同一構成の他の可変パラメータとを備えた半導体回路であって、

前記他の可変パラメータは、前記パラメータ補正回路に備える可変パラメータと同一の調整が施されている

ことを特徴とする半導体回路。

【請求項13】 請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路において、

前記可変パラメータは、単位パラメータが複数個直列に接続されて構成されていて、スケーリング可能である

ことを特徴とするパラメータ補正回路。

【請求項14】 定電流源の電流に応じた電流をミラー回路から可変パラメータに流し、その際に前記可変パラメータに生じる電圧に基づいて、前記可変パラメータの値を補正するようにしたコンピュータを用いたパラメータ補正方法であって、

前記コンピュータは、

前記ミラー回路に、予め値が判った基準パラメータを接続し、

前記ミラー回路から基準パラメータに電流を流して、その際に前記基準パラメ

ータに生じる電圧を計測し、

前記基準パラメータに生じた電圧及び前記基準パラメータの値に基づいて、前記ミラー回路からの電流値を算出し、この電流値に基づいて前記可変パラメータの値が目標値である場合の可変パラメータに生じる目標電圧を算出し、

その後、前記ミラー回路から前記可変パラメータに電流を流し、その際に前記可変パラメータに生じる電圧が前記目標電圧になるように、可変パラメータの値を補正する

ことを特徴とするパラメータ補正方法。

【請求項15】 コンピュータを用いて可変パラメータの値を補正するようにしたパラメータ補正方法であって、

前記コンピュータは、

所定の値のパラメータを持つ負荷回路に、予め値が判った基準パラメータを直列に接続し、

前記負荷回路と基準パラメータとの直列回路に電流を流して、その際に前記基準パラメータに生じる電圧を計測し、

次いで、前記負荷回路に前記可変パラメータを直列に接続し、

前記負荷回路と前記可変パラメータとの直列回路に電流を流して、その際に前記可変パラメータに生じる電圧が前記基準パラメータに生じた電圧に等しくなるように、前記可変パラメータの値を補正する

ことを特徴とするパラメータ補正方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、抵抗素子などのパラメータの製造ばらつきを補正するパラメータ補正回路及びパラメータ補正方法に関する。

【0002】

【従来の技術】

従来のパラメータ補正回路について図7を参照しながら説明する。

【0003】

図7は従来のパラメータ補正回路の構成を示す回路図である。ここでは、パラメータが抵抗素子である場合について説明する。

【0004】

同図において、1は電流源、2は前記電流源1に接続され、2個のトランジスタから構成されるミラー回路、6は抵抗値 R_1 が $0\Omega \sim R_v\Omega$ まで切り換え可能な可変抵抗素子、7は電圧測定回路、8はCPUである。

【0005】

定電流源1はミラー回路2に接続され、ミラー回路2は前記定電流源1の電流に等しい電流 I_1 を可変抵抗素子6に流す。この可変抵抗素子6の一端子は前記ミラー回路2に接続され、他端は接地(GND)に接続されている。電圧測定回路7は、前記ミラー回路2に接続されており、ミラー回路2から可変抵抗素子6に電流が流された際に、可変抵抗素子6に生じる電圧を測定し、その測定した電圧をA/D変換して出力する。CPU8は、前記電圧測定回路7からのA/Dされた電圧を受け、この可変抵抗素子6に生じた電圧に基づいて、可変抵抗素子6の抵抗値を調整、設定する。

【0006】

具体的に、従来のパラメータ補正回路による可変抵抗素子6の抵抗値の補正動作を以下に説明する。先ず、可変抵抗素子6の抵抗値が製造ばらつきにより目標値 R でなく、製造ばらつきによってずれた所定値 R_1 になっているとする。この所定値 R_1 は当然に予め判っていない。最初、定電流源1から予め判った電流値 I_1 がミラー回路2により可変抵抗素子6に与えられる。この時、可変抵抗素子6に生じる電位差 $V_1 = R_1 * I_1$ が電圧測定回路7により測定され、この電位差 V_1 はCPU8に出力される。CPU8は、可変抵抗素子6の抵抗値が目標値 R である場合に定電流源1の電流 I_1 を可変抵抗素子6に流した際に可変抵抗素子6に生じる電位差 $V (= R * I_1)$ と、前記可変抵抗素子6に実際に生じた電位差 V_1 との大小比率を演算し、この演算結果 V/V_1 に基づいて可変抵抗素子6の抵抗値を調整する。例えば、可変抵抗素子6の抵抗値が製造ばらつきにより目標値 R の2倍の値をとっているときには、 $V_1 = R_1 * I_1 = 2R * I_1$ となり、 $V/V_1 = 0.5$ となるので、可変抵抗素子6が複数の単位抵抗を直列接続し

て構成されている場合には、当初の抵抗値の半分の値を可変抵抗素子6に対して、調整し、設定する。

【0007】

次に、抵抗値補正が終了した後の通常時には、定電流源1をOFFにして可変抵抗素子6に電流を流さないようにすることにより、抵抗値が補正された可変抵抗素子6を抵抗出力として取り出して、使用する。但し、可変抵抗素子6の抵抗値の上限値Rvは、 $Rv > R$ 、R1を満たすように予め見込んで作られているとする。

【0008】

【特許文献1】

特開平03-150613号公報

【0009】

【発明が解決しようとする課題】

しかしながら、前記従来の構成では、定電流源1が製造ばらつきなどに起因して電流値I1とは異なる電流値を出力する場合には、CPU8が定電流源1からは所定の電流値I1を出力するものとして演算する関係上、可変抵抗素子6の抵抗値を精度良く目標値に調整することができないという課題がある。

【0010】

例えば、定電流源1の実際の電流値が製造ばらつきにより期待値I1よりも10%小さい値、つまり $0.9 * I1$ になっている場合には、電圧測定回路7で測定された電圧値V1'は、 $V1' = 0.9 * I1 * R1$ に低くなるため、 $V / V1' = 1.1 * V / V1$ となり、可変抵抗素子6の調整後の抵抗値は目標値Rよりも10%大きい抵抗値になり、精度良く目標値Rに調整できない。

【0011】

本発明は、前記従来の問題点を解決するものであり、その目的は、パラメータ補正回路やパラメータ補正方法において、定電流源等の内部に備える部品の製造ばらつきの影響を受けることなく、抵抗素子などのパラメータを精度良く補正することにある。

【0012】

【課題を解決するための手段】

前記の目的を達成するために、本発明では、特にLSIの内部に備えられるパラメータ補正回路において、そのLSIの外部に、予め値が判った基準パラメータを搭載し、この基準パラメータにミラー回路から電流を流して、そのミラー回路の電流値を把握し、その上で補正対象である可変パラメータを補正することにより、ミラー回路等の製造ばらつきの影響を受けないように対策する。

【0013】

すなわち、請求項1記載の発明のパラメータ補正回路は、電流源と、前記電流源に接続され、前記電流源の電流に応じた電流を出力端子から流すミラー回路と、前記ミラー回路の出力端子に第1のスイッチ回路を介して接続された基準パラメータと、前記基準パラメータと並列に前記ミラー回路の出力端子に第2のスイッチ回路を介して接続された可変パラメータと、前記第1のスイッチ回路及び第2のスイッチ回路を介して前記基準パラメータ及び可変パラメータに接続され、前記基準パラメータに生じる電圧及び前記可変パラメータに生じる電圧を測定する電圧測定回路と、前記電圧測定回路により測定された前記基準パラメータ及び前記可変パラメータの電圧に基づいて、前記可変パラメータの値を調整する調整回路とを備えたことを特徴とする。

【0014】

請求項2記載の発明は、前記請求項1記載のパラメータ補正回路において、前記可変パラメータ及び基準パラメータは、抵抗素子であることを特徴とする。

【0015】

請求項3記載の発明のパラメータ補正回路は、電流源と、前記電流源に接続され、前記電流源の電流と同一値の電流を第1の出力端子及び第2の出力端子から流すミラー回路と、前記ミラー回路の第1の出力端子に接続された基準パラメータと、前記ミラー回路の第2の出力端子に接続された可変パラメータと、前記基準パラメータに第1のスイッチ回路を介して接続されると共に前記可変パラメータに第2のスイッチ回路を介して接続され、前記基準パラメータに生じる電圧及び前記可変パラメータに生じる電圧を測定する電圧測定回路と、前記電圧測定回路により測定された前記基準パラメータ及び前記可変パラメータの電圧に基づい

て、前記可変パラメータの値を調整する調整回路とを備えたことを特徴とする。

【0016】

請求項4記載の発明は、前記請求項3記載のパラメータ補正回路において、前記可変パラメータ及び基準パラメータは、抵抗素子であることを特徴とする。

【0017】

請求項5記載の発明は、前記請求項1、2、3又は4記載のパラメータ補正回路において、前記電流源及び前記ミラー回路に代えて、前記可変パラメータ及び基準パラメータに接続される負荷回路を備えたことを特徴とする。

【0018】

請求項6記載の発明は、前記請求項5記載のパラメータ補正回路において、前記可変パラメータ及び基準パラメータは、抵抗素子であることを特徴とする。

【0019】

請求項7記載の発明は、前記請求項1又は2記載のパラメータ補正回路において、前記ミラー回路の出力端子に接続された第3スイッチ回路を備え、前記電圧測定回路は、前記ミラー回路から第3のスイッチ回路に電流を流した場合の第3のスイッチ回路の電圧を測定することを特徴とする。

【0020】

請求項8記載の発明は、前記請求項1、2、3、4、5、6又は7記載のパラメータ補正回路において、前記電圧測定回路に代えて、前記基準パラメータの電圧を保持するサンプルホールド回路と、前記可変パラメータの電圧を前記サンプルホールド回路に保持した前記基準パラメータの電圧と比較するコンパレータとを備えたことを特徴とする。

【0021】

請求項9記載の発明の半導体回路は、前記請求項1、2、3、4、5、6、7又は8記載のパラメータ補正回路を備えた半導体回路であって、前記半導体回路に元々接続される予め値の判ったパラメータが、前記基準パラメータとしても共用されることを特徴とする。

【0022】

請求項10記載の発明の半導体回路は、前記請求項1、2、3、4、5、6、

7、8又は9記載のパラメータ補正回路を備えた半導体回路であって、前記パラメータ補正回路の可変パラメータが可変抵抗素子である場合に、前記可変抵抗素子はフィルタ回路の一部として使用されることを特徴とする。

【0023】

請求項11記載の発明の半導体回路は、請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路を備えた半導体回路であって、前記パラメータ補正回路の可変パラメータが可変抵抗素子である場合に、前記可変抵抗素子は電流電圧変換器の一部として使用されることを特徴とする。

【0024】

請求項12記載の発明の半導体回路は、請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路と、前記パラメータ補正回路に備える可変パラメータと同一構成の他の可変パラメータとを備えた半導体回路であって、前記他の可変パラメータは、前記パラメータ補正回路に備える可変パラメータと同一の調整が施されていることを特徴とする。

【0025】

請求項13記載の発明のパラメータ補正回路は、請求項1、2、3、4、5、6、7、8又は9記載のパラメータ補正回路において、前記可変パラメータは、単位パラメータが複数個直列に接続されて構成されていて、スケーリング可能であることを特徴とする。

【0026】

請求項14記載の発明のパラメータ補正方法は、定電流源の電流に応じた電流をミラー回路から可変パラメータに流し、その際に前記可変パラメータに生じる電圧に基づいて、前記可変パラメータの値を補正するようにしたコンピュータを用いたパラメータ補正方法であって、前記コンピュータは、前記ミラー回路に、予め値が判った基準パラメータを接続し、前記ミラー回路から基準パラメータに電流を流して、その際に前記基準パラメータに生じる電圧を計測し、前記基準パラメータに生じた電圧及び前記基準パラメータの値に基づいて、前記ミラー回路からの電流値を算出し、この電流値に基づいて前記可変パラメータの値が目標値である場合の可変パラメータに生じる目標電圧を算出し、その後、前記ミラー回

路から前記可変パラメータに電流を流し、その際に前記可変パラメータに生じる電圧が前記目標電圧になるように、可変パラメータの値を補正することを特徴とする。

【0027】

請求項15記載の発明のパラメータ補正方法は、コンピュータを用いて可変パラメータの値を補正するようにしたパラメータ補正方法であって、前記コンピュータは、所定の値のパラメータを持つ負荷回路に、予め値が判った基準パラメータを直列に接続し、前記負荷回路と基準パラメータとの直列回路に電流を流して、その際に前記基準パラメータに生じる電圧を計測し、次いで、前記負荷回路に前記可変パラメータを直列に接続し、前記負荷回路と前記可変パラメータとの直列回路に電流を流して、その際に前記可変パラメータに生じる電圧が前記基準パラメータに生じた電圧に等しくなるように、前記可変パラメータの値を補正することを特徴とする。

【0028】

以上により、請求項1～4、7～14記載の発明では、電流源に接続されたミラー回路から予め値の判った基準パラメータに電流が流されて、その際の基準パラメータに生じる電圧が検出され、この電圧に基づいて電流源の電流値が算出されるので、電流源の製造ばらつきに起因してその電流値がばらついても、個々の電流源の電流値に対応して可変パラメータの値を補正することが可能である。

【0029】

特に、請求項3記載の発明では、基準パラメータはミラー回路の第1の出力端子にスイッチ回路を介さずに接続され、また可変パラメータもミラー回路の第2の出力端子にスイッチ回路を介さずに接続されるので、これ等パラメータに生じる電圧の測定やパラメータ値の算出に際して、スイッチ回路のパラメータ値を考慮することなく、精度の高いパラメータ補正が可能である。

【0030】

また、請求項5及び15記載の発明では、最初に、負荷回路に基準パラメータを直列接続して、その際に基準パラメータに生じる電圧が測定され、その後、負荷回路に可変パラメータを直列接続して、その際に可変パラメータに生じる電圧

が前記基準パラメータに生じた電圧に等しくなるように可変パラメータの値が調整される。従って、基準パラメータを可変パラメータの目標値に等しい値のものに選定しておけば、負荷回路の製造ばらつきの影響を受けることなく、可変パラメータの値を目標値に補正することが可能である。

【0031】

更に、請求項7記載の発明では、基準パラメータ及び可変パラメータに生じる電圧の測定時に、その電圧値に第1及び第2のスイッチ回路のパラメータ値が影響を及ぼしても、別途、ミラー回路から第3のスイッチ回路に電流が流されて、その際に第3のスイッチ回路に生じる電圧が測定されるので、基準パラメータ及び可変パラメータに各々生じた電圧から前記第3のスイッチ回路に生じた電圧分を減じれば、第1及び第2のスイッチ回路の影響を除去することができ、可変パラメータの補正をより一層に精度良くできる。

【0032】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しながら説明する。

【0033】

(第1の実施の形態)

図1は本発明の第1の実施の形態におけるパラメータ補正回路の構成を示すものである。ここでは、パラメータ補正回路はLSIに内蔵されている場合を説明し、またパラメータが抵抗素子の場合について説明する。

【0034】

図1において、1は電流源、2は前記電流源1の電流に応じてその電流値に等しい電流 I_1 を流すトランジスタから構成されたミラー回路、3及び4は独立したスイッチ回路、5はLSI外部に搭載している基準抵抗素子(基準パラメータ)、6は抵抗値が 0Ω ～最大値 $R_v\Omega$ まで切り換え可能な可変抵抗素子(可変パラメータ)、7は電圧測定回路、8はCPUである。

【0035】

本実施の形態のパラメータ補正回路では、定電流源1がミラー回路2に接続され、ミラー回路2の出力端子2aには、第1のスイッチ回路3及び端子9を介し

て基準抵抗素子（基準パラメータ）5の一端が接続され、基準抵抗素子5の他端は接地（GND）に接続されていて、定電流源1からの電流に等しい電流値I1の電流が基準抵抗素子5に供給される。同様に、ミラー回路2の出力端子2aには、第2のスイッチ回路4を介して可変抵抗素子（可変パラメータ）6の一端が接続され、この可変抵抗素子6の他端はGNDに接続されている。

【0036】

更に、ミラー回路2の出力端子2aには電圧測定回路7が接続されており、この電圧測定回路7は、基準抵抗素子5及び可変抵抗素子6に生じた電圧を測定し、この電圧をA/D変換してCPU（コンピュータ）8に出力する。CPU8（調整回路）は、前記電圧測定回路7で測定された電圧等に基づいて所定の演算をし、その演算結果に合うように可変抵抗素子6の抵抗値を調整、設定する。

【0037】

次に、本実施の形態におけるパラメータ補正回路について、以下、その動作について説明する。

【0038】

先ず、可変抵抗素子6の抵抗値の補正時の動作について説明する。第1のスイッチ回路3はONに、第2のスイッチ回路4はOFFに設定する。この状態では、定電流源1の電流値I1はミラー回路2によって第1のスイッチ回路3を介して基準抵抗素子5に与えられる。この時、抵抗値Rrの基準抵抗素子5に生じる電位差Vr = Rr * I1が電圧測定回路7によって測定され、この電圧値VrはCPU8に出力され、記憶される。基準抵抗素子5の抵抗値Rrは予め判っているので、定電流源1の電流値I1は $I1 = Vr / Rr$ が求められる。この電流値I1により、可変抵抗素子6が目標値Rの抵抗値をとるために、電圧測定回路7での測定電圧R*I1が、 $R * I1 = R * Vr / Rr$ になるように調整すれば良いことが判る。

【0039】

次に、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに設定する。今度は、同じ定電流源1の電流値I1がミラー回路2によって第2のスイッチ回路4を介して可変抵抗素子6に与えられる。ここで、可変抵抗素子6の抵

抗値は、製造ばらつきにより目標値Rではなく、所定値R₁になっているとする。この抵抗値R₁は当然に予め判っていない。この時には、可変抵抗素子6に生じる電位差V₁は、 $V_1 = R_1 * I_1$ であり、電圧測定回路7によって測定されるが、この電圧値V₁が先に演算した電圧値 $R * V_r / R_r$ になるように可変抵抗素子6の抵抗値を調整する。

【0040】

通常時の動作については、定電流源1をOFF、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに設定する。可変抵抗素子6を調整後の設定に維持しておくことにより、抵抗出力として取り出して、使用することができる。

【0041】

ここで、外部に搭載の基準抵抗素子5は、LSIに内蔵の可変抵抗素子6に比べて、抵抗値の精度が高いものを搭載することが可能であるので、例えば、基準抵抗素子6として精度が1%誤差の抵抗値の低いものを選んだ場合には、定電流源1が流す電流値I_{1'}は、 $I_{1'} = V_r / (R_r * 0.99) = 1.01 * I_1$ と算出されるので、可変抵抗素子5の抵抗値を目標値Rに対して誤差1%以内の抵抗値に補正することが可能である。

【0042】

以上説明したように、本実施の形態によれば、LSI外部に基準抵抗素子5を搭載し、この基準抵抗素子5に流れる電流値I₁を精度良く求めることにより、定電流源1の製造ばらつきの影響を受けないパラメータ補正回路を提供することができる。

【0043】

尚、可変抵抗素子6の抵抗値の上限値R_vは、 $R_v > R$ 、R₁を満たすように予め見込んで作られており、また、第1及び第2のスイッチ回路3、4自体の抵抗値は影響を無視できるほど小さい値に設計されているとしている。

【0044】

また、本実施の形態では、ミラー回路2を電源側に、基準抵抗素子5及び可変抵抗素子6をGND側に配置した構成について説明したが、ミラー回路2をGND

D側に、基準抵抗素子5及び可変抵抗素子6を電源側に配置する構成、又は、基準電圧に対してこれらミラー回路2と基準抵抗素子5及び可変抵抗素子6とを各々反対側に配置する構成でも良いのは勿論である。更に、ミラー回路2の内部構成についても、ここで説明した構成以外のもので構成しても良い。

【0045】

(第2の実施の形態)

以下、本発明の第2の実施の形態について図面を参照しながら説明する。

【0046】

図2は本発明の第2の実施の形態におけるパラメータ補正回路の構成を示すものである。ここでも、パラメータが抵抗素子の場合について述べる。

【0047】

同図において、1は電流源、10は第1及び第2の出力端子10a、10bを持ち、トランジスタで構成されたミラー回路、11、12は各々独立した第1及び第2のスイッチ回路、5はLSI外部に搭載された基準抵抗素子（基準パラメータ）、6は抵抗値が0Ω～最大値RvΩまで切り換え可能な可変抵抗素子（可変パラメータ）、7は電圧測定回路、8はCPUである。

【0048】

前記パラメータ補正回路において、定電流源1はミラー回路10に接続され、ミラー回路10の第1の出力端子10aには端子9を介して基準抵抗素子5の一端が直接に接続され、その他端はGNDに接続されている。また、ミラー回路10の第2の出力端子10bには、可変抵抗素子6の一端が直接に接続され、その他端はGNDに接続されている。

【0049】

更に、前記ミラー回路10の第1の出力端子10aには、第1のスイッチ回路11を介して電圧測定回路7が接続され、第2の出力端子10bにも第2のスイッチ回路12を介して電圧測定回路7が接続されている。前記電圧測定回路7で計測された電圧は、A/Dされた後に、CPU8に出力される。CPU8は、前記電圧測定回路7で計測された電圧等に基づいて所定の演算を行い、その演算結果に合うように、可変抵抗素子6の抵抗値を調整、設定する。

【0050】

次に、本実施の形態のパラメータ補正回路について、以下、その動作について説明する。

【0051】

先ず、可変抵抗素子6の抵抗値の補正時の動作について説明する。第1のスイッチ回路11はONに、第2のスイッチ回路12はOFFに設定する。この状態では、定電流源1の電流値I1がミラー回路10の第1の出力端子10aから基準抵抗素子5に与えられる。この時、抵抗値Rrの基準抵抗素子5に生じる電位差 $V_r = Rr * I_1$ が電圧測定回路7により測定される。この電位差 V_r はCPU8に出力され、記憶される。基準抵抗素子Rrの値は予め判っているので、定電流源1の電流値I1は、 $I_1 = V_r / Rr$ により求められる。この電流値I1により、可変抵抗素子6の抵抗値が目標値Rをとるために、可変抵抗素子6にミラー回路10から電流I1を流した時に電圧測定回路での測定電圧 $R * I_1$ が、 $R * I_1 = R * V_r / Rr$ になるように、可変抵抗素子6の抵抗値を調整すれば良いことが判る。

【0052】

次に、第1のスイッチ回路11はOFFに、第2のスイッチ回路12はONに設定する。この状態において、定電流源1の電流値I1はミラー回路10の第2の出力端子10bから可変抵抗素子6に与えられる。可変抵抗素子6は、その抵抗値が製造ばらつきにより目標値Rでなく、所定値R1になっていると仮定する。この時、可変抵抗素子6に生じる電位差 V_1 ($V_1 = R_1 * I_1$) が電圧測定回路7によって測定されるが、この電圧値 V_1 が先に演算した電圧 $R * V_r / Rr$ になるように可変抵抗素子6を調整、設定する。

【0053】

通常時の動作については、定電流源1をOFF、第1のスイッチ回路11はOFFに、第2のスイッチ回路12もOFFに設定する。可変抵抗素子6を調整後の設定に維持しておくことにより、抵抗出力として取り出して、使用することができる。

【0054】

従って、本実施の形態においても、LSI外部に基準抵抗素子5を搭載し、この基準抵抗素子5に流れる電流値I1を精度良く求めることにより、定電流源1の製造ばらつきの影響を受けることなく、可変抵抗素子6の抵抗値を目標値Rに補正することができる。

【0055】

しかも、前記第1の実施の形態では、基準抵抗素子5に生じる電圧Vrと可変抵抗素子6に生じる電圧V1とを測定する際には、ミラー回路2からの電流を第1のスイッチ回路3又は第2のスイッチ回路4を介して流すため、第1及び第2のスイッチ回路3、4の抵抗成分の大きさを設計時に考慮する必要があるが、本実施の形態では、第1及び第2のスイッチ回路11、12を介さずに基準抵抗素子5及び可変抵抗素子6に電流を直接に流すので、これらスイッチ回路11、12の抵抗成分による影響を考慮する必要がなく、可変抵抗素子6の抵抗値をより一層精度良く目標値Rに補正することが可能である。

【0056】

尚、可変抵抗素子6の抵抗値の上限値Rvは、 $Rv > R$ 、 $R1$ を満たすように予め見込んで作られる。また、本実施の形態では、ミラー回路10を電源側に、基準抵抗素子5及び可変抵抗素子6をGND側に配置した構成について述べたが、ミラー回路10をGND側に、基準抵抗素子5及び可変抵抗素子6を電源側に配置する構成、又は基準電圧に対してミラー回路10と基準抵抗素子5及び可変抵抗素子6とを各々反対の位置に配置する構成を採用しても構わないので、前記第1の実施の形態と同様である。更に、ミラー回路10の内部構成も、ここで述べた構成以外の構成であっても良い。

【0057】

(第3の実施の形態)

次に、本発明の第3の実施の形態について図面を参照しながら説明する。

【0058】

図3は本発明の第3の実施の形態におけるパラメータ補正回路の構成を示すものである。ここでも、パラメータが抵抗素子である場合について述べる。

【0059】

図3において、15は負荷回路であって、電源側と接地側とに切り換わるスイッチ回路15aと、Pチャネル型トランジスタ15bとから構成される。前記Pチャネル型トランジスタ15bは、そのソースが電源に接続され、そのゲートに前記スイッチ回路15aで選択された電源電位又は接地電位が入力される。

【0060】

また、3、4は各々独立したスイッチ回路、5はLSIの外部に端子9を介して搭載している基準抵抗素子、6は抵抗値が 0Ω ～最大値 $R_v\Omega$ まで切り換え可能な可変抵抗素子、7は電圧測定回路、8はCPUである。

【0061】

本実施の形態におけるパラメータ補正回路では、図1及び図2で説明したミラー回路2に代えて、負荷回路15のPチャネル型トランジスタ15bのドレインが第1のスイッチ回路3を介して基準抵抗素子5の一端に接続され、基準抵抗素子5の他端はGNDに接続されている。また、負荷回路15のPチャネル型トランジスタ15bのドレインは第2のスイッチ回路4を介して可変抵抗素子6にも接続され、この可変抵抗素子6の他端はGNDに接続されている。更に、負荷回路15のPチャネル型トランジスタ15bのドレインは、電圧測定回路7にも接続され、この電圧測定回路7で測定された電圧はCPU8に出力される。CPU8は、前記測定された電圧に基づいて所定の演算を行い、その演算結果に合うように、可変抵抗素子6の抵抗値を調整、設定する。

【0062】

以上のように構成された本実施の形態におけるパラメータ補正回路について、以下、その動作について説明する。

【0063】

先ず、可変抵抗素子6の抵抗値の補正時の動作について説明する。負荷回路15のスイッチ回路15aはGND側に、第1のスイッチ回路3はONに、第2のスイッチ回路4はOFFに設定する。この時、負荷回路15のPチャネル型トランジスタ15bがONして、電源（電源電圧VDD）とGNDとの間にこのPチャネル型トランジスタ15bと基準抵抗素子5とが直列に接続された状態となり、負荷回路15のPチャネル型トランジスタ15bの抵抗値（所定パラメータ値

) R L と基準抵抗素子 5 の抵抗値 R r とにより、基準抵抗素子 5 には電位差 V L = R r / (R r + R L) *V DD が発生し、この電位差 V L が電圧測定回路 7 によって測定される。この電位差 V L は A/D 変換されて CPU 8 に出力されて、記憶される。

【0064】

次に、負荷回路 15 のスイッチ回路 15 a は GND 側にしたまま、第 1 のスイッチ回路 3 は OFF に、第 2 のスイッチ回路 4 は ON に設定する。今度は、負荷回路 15 の P チャネル型トランジスタ 15 b と可変抵抗素子 6 により、未知の抵抗値 R 1 の可変抵抗素子 6 には電位差 V L = R 1 / (R 1 + R L) *V DD が生じ、この電位差 V L が電圧測定回路 7 によって測定される。この電圧値 V L が先に CPU 8 に記憶した電位差 V L になるように、可変抵抗素子 6 の抵抗値を調整、設定する。

【0065】

通常時の動作については、負荷回路 15 のスイッチ回路 15 a は電源 V DD 側に、第 1 のスイッチ回路 3 は OFF に、第 2 のスイッチ回路 4 は ON に設定する。可変抵抗素子 6 の抵抗値を調整後の設定に維持しておくことにより、抵抗出力として取り出して、使用することができる。

【0066】

尚、LSI 外部に搭載した基準抵抗素子 5 は、LSI に内蔵の可変抵抗素子 6 に比べて抵抗値の精度の高いものを搭載することができるので、例えば、基準抵抗素子 5 として抵抗値の誤差が目標値 R に対して 1 % のものを選んだ場合には、可変抵抗素子 6 の調整抵抗値 R' は、 $R' = V / (I_1 * 0.99) = 1.01 * R$ となり、可変抵抗素子 6 の抵抗値の誤差を 1 % 以内に収めることができる。

【0067】

以上説明したように、本実施の形態では、LSI の外部に基準抵抗素子 5 を搭載し、その抵抗値と可変抵抗素子 6 の抵抗値とを比較することにより、負荷回路 15 の製造ばらつきの影響を受けずに、可変抵抗素子 6 の抵抗値を目標値 R に精度良く補正することができる。尚、可変抵抗素子 6 の抵抗値の上限値 R v は、R

$v > R$ 、 R_1 を満たすように予め見込んで作られており、また、第1及び第2のスイッチ回路3、4自体の抵抗値は影響を無視できるほど小さい値に設計されていると仮定する。

【0068】

また、本実施の形態では、負荷回路15を電源側に、基準抵抗素子5及び可変抵抗素子6をGND側に配置した構成について説明したが、負荷回路15をGND側に、基準抵抗素子5及び可変抵抗素子6を電源側に配置する構成、又は基準電圧に対して負荷回路15と基準抵抗素子5及び可変抵抗素子6とを各々反対の位置に配置する構成であっても構わない。また、負荷回路15の構成についても、ここで述べた構成以外の構成であっても良い。更には、電圧測定回路7もコンパレータ等を使用する構成であっても良い。

【0069】

(第4の実施の形態)

続いて、本発明の第4の実施の形態について図面を参照しながら説明する。

【0070】

図4は本発明の第4の実施の形態におけるパラメータ補正回路の構成を示す。ここでも、パラメータが抵抗素子の場合について説明する。

【0071】

図4のパラメータ補正回路は、図1のパラメータ補正回路に対し、更に第3のスイッチ回路16を追加した点が異なっている。前記第3のスイッチ回路16は、一端がミラー回路2の出力端子2aに接続され、他端はGNDに接続されていて、ミラー回路2からの電流を第3のスイッチ回路16に流す構成である。前記第3のスイッチ回路16は、第1及び第2のスイッチ回路3、4と同一構成であって、第1、第2及び第3のスイッチ回路3、4、16の各抵抗値 R_{SW} は相互に同一値である。

【0072】

以上のように構成された本実施の形態におけるパラメータ補正回路について、以下、その動作について説明する。

【0073】

先ず、可変抵抗素子6の抵抗値の補正時の動作について説明する。第1のスイッチ回路3はONに、第2のスイッチ回路4はOFFに、第3のスイッチ回路16はOFFに設定する。この状態では、定電流源1の電流I1がミラー回路2から第1のスイッチ回路3を介して基準抵抗素子5に与えられる。この時、基準抵抗素子5に電位差V1が生じ、この電位差V1が電圧測定回路7により測定される。この電位差V1は、基準抵抗素子5の抵抗値をRrとして、 $V1 = (Rr + RSW) * I1$ で表現され、この測定値V1はCPU8に出力されて、記憶される。

【0074】

次に、第1のスイッチ回路3はOFFに、第2のスイッチ回路4もOFFに、第3のスイッチ回路16はONに設定する。この状態では、定電流源1の電流I1がミラー回路2により第3のスイッチ回路16に与えられる。この時、第3のスイッチ回路16に電位差V2 ($V2 = RSW * I1$) が生じ、この電位差V2が電圧測定回路7により測定される。先にCPU8に記憶された電位差V1とこの電位差V2とにより、定電流源1から流れる電流の値I1及び第1、第2、第3のスイッチ回路3、4、16の抵抗値RSWは、 $I1 = (V1 - V2) / Rr$ 、 $RSW = Rr / (V1 / V2 - 1)$ として求められる。

【0075】

続いて、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに、第3のスイッチ回路16はOFFに設定する。今度は、同じ定電流源1の電流値I1がミラー回路2によって第2のスイッチ回路4を介して未知の抵抗値R1の可変抵抗素子6に与えられる。この時、可変抵抗素子6に生じる電位差V3は、 $V3 = (R1 + RSW) * I1$ で表現され、この電位差V3が電圧測定回路7によって測定される。この電位差V3は、前記で求めた定電流源1の電流値I1、及び第2のスイッチ回路4の抵抗値RSWより、 $V3 = (V1 - V2) * R1 / Rr + V2$ で表現される。従って、可変抵抗素子6の抵抗値R1が目標値Rである場合の電位差V3を求めることができ、可変抵抗素子6に生じる電位差がこの電位差V3になるように、電圧測定回路7で電圧測定しながら、可変抵抗素子6の抵抗値を調整、設定する。

【0076】

通常時の動作については、定電流源1をOFF、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに、第3のスイッチ回路16はOFFに設定する。可変抵抗素子6を調整後の設定に維持しておくことにより、抵抗出力として取り出して、使用することができる。

【0077】

以上説明したように、本実施の形態においては、第1及び第2のスイッチ回路3、4の抵抗値の影響をも考慮して、可変抵抗素子6の抵抗値を精度良く目標値Rに補正することができる。

【0078】

尚、本実施の形態でも、以上で述べたように、ミラー回路2や第1～第3のスイッチ回路3、4、16をGND側等に配置変更した構成を採用したり、ミラー回路2の内部構成を変更しても良いのは勿論である。

【0079】

(第5の実施の形態)

次に、本発明の第5の実施の形態について説明する。

【0080】

図5は本発明の第5の実施の形態におけるパラメータ補正回路の構成を示す。ここでも、パラメータが抵抗素子の場合について説明する。

【0081】

図5においては、3、4は各々独立した第1及び第2のスイッチ回路、5はLSI外部に端子9を介して搭載している予め値の判った基準抵抗素子、6は抵抗値が 0Ω ～最大値 $R_v\Omega$ まで切り換え可能な可変抵抗素子、7は電圧測定回路、8はCPU、17は電流出力回路、24はスイッチ回路である。前記電流出力回路17において、18はスイッチ回路、19は抵抗素子、20はスイッチ回路、21はアンプ、22及び23は各々Pチャネル型トランジスタである。

【0082】

前記電流出力回路17において、抵抗素子19の一端はGNDに接続され、その他の端はスイッチ回路20を介して、Pチャネル型トランジスタ22のドレイン

、アンプ21の非反転入力端子、及び、スイッチ回路18及び端子9を介して基準抵抗素子5の一端に接続されている。前記Pチャネル型トランジスタ22のソースは電源に接続され、そのゲートには、アンプ21の出力と、他のPチャネル型トランジスタ23のゲートとが接続されている。このPチャネル型トランジスタ23のソースは電源に接続され、そのドレインは電流出力端子となっている。また、前記アンプ21の反転入力端子には基準電圧が与えられる。

【0083】

前記電流出力回路17は、以上の構成により、通常時には、内蔵するスイッチ回路18をONに、スイッチ回路20をOFFに設定することにより、基準抵抗素子5をアンプ21の非反転入力端子に接続して、Pチャネル型トランジスタ23から値の精度の高い電流を出力するものである。

【0084】

そして、本実施の形態では、前記電流出力回路17で使用される基準抵抗素子5が、可変抵抗素子6の抵抗値補正用の基準抵抗素子として利用される。すなわち、電流出力回路17の電流出力端子（Pチャネル型トランジスタ23のドレイン）は第1のスイッチ回路3を介して基準抵抗素子5の一端に接続されると共に、第2のスイッチ回路4を介して可変抵抗素子6の一端にも接続される。この可変抵抗素子6の一端は第3のスイッチ回路24にも接続されている。

【0085】

以上の説明で既述したと同様に、電圧測定回路7は、前記電流出力回路17の電流出力端子に接続され、その測定した電圧はCPU8に入力される。CPU8は、既述した通り、所定の演算を行い、その演算結果に合うように可変抵抗素子6の抵抗値を調整、設定する。前記可変抵抗素子6の他端及び基準抵抗素子5の他端は共にGNDに接続されている。

【0086】

次に、本実施の形態におけるパラメータ補正回路について、以下、その動作について説明する。先ず、可変抵抗素子6の抵抗値の補正時の動作について説明する。第1のスイッチ回路3はONに、第2のスイッチ回路4はOFFに、第3のスイッチ回路24はOFFに、電流出力回路17内のスイッチ回路20はONに

、スイッチ回路18はOFFに設定する。この状態では、電流出力回路17では、アンプ21の反転入力端子に与えられている基準電圧と抵抗素子19とによりPチャネル型トランジスタ23から基準電流I1が流れ、この電流I1が第1のスイッチ回路3を介して基準抵抗素子5に流れる。この際に基準抵抗素子5に生じる電位差Vrを電圧測定回路7で測定する。

【0087】

次に、前記の状態において、今度は、第1のスイッチ回路3はONからOFFに、第2のスイッチ回路4はOFFからONに切換える。この状態では、電流出力回路17のPチャネル型トランジスタ23を経て流れる基準電流I1が、第2のスイッチ回路4を介して可変抵抗素子6に与えられる。この際に可変抵抗素子6に生じる電位差V1を電圧測定回路7で測定する。これら電圧測定結果を使用して可変抵抗素子6の抵抗値を補正する方法は、前記第1の実施の形態で説明した補正方法と同一である。

【0088】

通常時の動作については、第1のスイッチ回路3はOFFに、第2のスイッチ回路4もOFFに、第3のスイッチ回路24はONに、電流出力回路17内のスイッチ回路20はOFFに、スイッチ回路18はONに設定する。この状態では、可変抵抗素子6の抵抗値を調整後の設定に維持しておくことにより、抵抗出力として第3のスイッチ回路24を介して取り出して、使用することができる。

【0089】

本実施の形態では、通常時には、基準抵抗素子5は電流出力回路17と共に値の精度の高い電流を出力するが、可変抵抗素子6の抵抗値の調整時には、既存の基準抵抗素子（元々接続される予め値の判ったパラメータ）5を利用するので、可変抵抗素子6の抵抗値の調整用として新たに基準抵抗素子や、これを接続するための端子9を設ける必要がない。

【0090】

尚、本実施の形態では、電流出力回路17を電源側に、基準抵抗素子5及び可変抵抗素子6をGND側に配置した構成について説明したが、電流出力回路17をGND側に、基準抵抗素子5及び可変抵抗素子6を電源側に配置する構成を探

用したり、基準電圧に対して電流出力回路17と基準抵抗素子5及び可変抵抗素子6とを各々反対の位置に配置する構成を採用しても構わない。また、電流出力回路17の内部構成についても、既述した構成以外のもので構成しても構わない。

【0091】

更に、本実施の形態では、電流出力回路17で使用する基準抵抗素子5を可変抵抗素子6の抵抗値調整用として利用、共用化したが、電流出力回路17以外の回路で基準抵抗素子が既に使用されている場合には、その基準抵抗素子を利用、共用化しても同一の効果が得られる。

【0092】

(第6の実施の形態)

続いて、本発明の第6の実施の形態について図面を参照しながら説明する。

【0093】

図6は本発明の第6の実施の形態におけるパラメータ補正回路の構成を示す。ここでも、パラメータが抵抗素子の場合について説明する。

【0094】

本実施の形態を示す図6では、前記第1の実施の形態を示す図1と比較して、図1の電圧測定回路7に代えて、コンパレータ13と、サンプルホールド回路14とを配置した点が異なる。

【0095】

前記コンパレータ13は、その非反転入力端子がミラー回路2の出力端子2aに接続される。また、サンプルホールド回路14の入力側も、前記ミラー回路2の出力端子2aに接続される。サンプルホールド回路14の出力側は、前記コンパレータ13の反転入力端子に接続されている。コンパレータ13の出力はCPU8に入力されている。

【0096】

次に、本実施の形態におけるパラメータ補正回路について、以下、その動作について説明する。先ず、可変抵抗素子6の抵抗値の補正時の動作について説明する。第1のスイッチ回路3はONに、第2のスイッチ回路4はOFFに設定する

。この状態では、定電流源1の電流I1がミラー回路2によって第1のスイッチ回路3を介して基準抵抗素子5に与えられる。この際、抵抗値Rrの基準抵抗素子5に生じる電位差Vr = Rr * I1がサンプルホールド回路14によって保持され、コンパレータ13の反転入力端子に入力される。

【0097】

次に、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに設定する。今度は、同じ定電流源1の電流I1がミラー回路2によって第2のスイッチ回路4を介して可変抵抗素子6に与えられる。ここで、可変抵抗素子6の抵抗値は製造ばらつきにより目標値R（ここでは、基準抵抗素子5の抵抗値Rr）ではなく、所定値R1にずれているが、この可変抵抗素子6の抵抗値R1を最小値をとる設定にする。また、サンプルホールド回路14は先の電圧を維持した状態にしておく。ここで、可変抵抗素子6の抵抗値R1が基準抵抗素子5の抵抗値Rrとの関係で、R1 < Rrの状況では、コンパレータ13の出力状態はLレベルであるが、その後、可変抵抗素子6の抵抗値R1を大きく調整して行き、R1 > Rrの状態、つまりコンパレータ13の出力状態がHレベルに変化した直後の調整値を保持する。この時が、可変抵抗素子6の抵抗値R1が基準抵抗素子5の抵抗値Rrに調整された状態であり、この調整値はCPU8で記憶される。

【0098】

通常時の動作については、定電流源1をOFF、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに設定する。可変抵抗素子6を前記調整後の設定値Rrに維持しておくことにより、抵抗出力として取り出して、使用することができる。

【0099】

以上説明したように、本実施の形態では、図1に示した電圧測定回路7ではなく、コンパレータ13及びサンプルホールド回路14を使っても、同様に定電流源1の製造ばらつきの影響を考慮しながら、可変抵抗素子6の抵抗値を目標値に精度良く補正することができる。

【0100】

但し、可変抵抗素子6の抵抗値の上限値Rvは、Rv > R、R1を満たすよう

に予め見込んで作られている。また、第1及び第2のスイッチ回路3、4自体の抵抗値は影響を無視できるほど小さい値に設計されているとしている。

【0101】

尚、本実施の形態では、ミラー回路2を電源側に、基準抵抗素子5及び可変抵抗素子6をGND側に配置した構成について説明したが、ミラー回路2をGND側に、基準抵抗素子5及び可変抵抗素子6を電源側に配置する構成、又は基準電圧に対してミラー回路2と基準抵抗素子5及び可変抵抗素子6とを反対の位置に配置する構成であっても構わない。更に、ミラー回路2の内部構成も他の構成を採用しても良いし、コンパレータ13の入力に対する接続の極性も反対でも構わない。加えて、可変抵抗素子6の抵抗値の調整方法に関しても、抵抗値が大値から小値に変化するように調整させて行っても良いのは勿論である。

【0102】

(第7の実施の形態)

以下、本発明の第7の実施の形態について説明する。

【0103】

本実施の形態は、前記第1～第6の実施の形態で述べたパラメータ補正回路の応用例を示したものである。

【0104】

すなわち、本実施の形態では、前記第1～第6の実施の形態で述べた可変パラメータとしての可変抵抗素子6の抵抗値を目標値Rに補正した後、この可変抵抗素子6を容量と組み合わせることにより、フィルタ回路とする。そして、この可変抵抗素子6を用いたフィルタ回路をPLL回路の一部であるフィルタ部分とする。

【0105】

PLL回路をLSIへ内蔵化する場合には、製造ばらつきに起因してPLL回路の特性などに問題が生じるが、前記補正後の可変抵抗素子6を用いたフィルタ回路をPLL回路のフィルタ部分とすることにより、PLL回路のループゲイン等の特性を安定に保持することができる。しかも、PLL回路において、フィルタ用端子を削減することができる。

【0106】

(第8の実施の形態)

次に、本発明の第8の実施の形態について説明する。

【0107】

本実施の形態では、前記第1～第6の実施の形態で説明したパラメータ補正回路の他の応用例を示し、電流電圧変換器として使用するものである。

【0108】

すなわち、前記第1の実施の形態で説明した図1のパラメータ補正回路を使用して説明すると、先ず、第1の実施の形態で述べた補正方法で可変抵抗素子6の抵抗値を補正する。その後、通常時の動作について、定電流源1をON、第1のスイッチ回路3はOFFに、第2のスイッチ回路4はONに設定する。この状態において、定電流源1の電流値I1を変化させることにより、ミラー回路2を通じて可変抵抗素子6にも同じ電流値I1を流すことができ、結果として、抵抗出力から電流-電圧変換後の電圧を取り出すことができる。

【0109】

ここで、可変抵抗素子6の抵抗値を目標値Rに補正しているので、高精度な電流-電圧変換特性が得られる。

【0110】

(第9の実施の形態)

以下、本発明の第9の実施の形態について説明する。

【0111】

本実施の形態では、前記第1～6の実施の形態で説明したパラメータ補正回路の更に他の応用例を示す。

【0112】

すなわち、本実施の形態では、例えば、前記第1の実施の形態で説明したパラメータ補正回路を含んで半導体回路(LSI)を構成する場合に、この半導体回路上に、前記パラメータ補正回路の可変抵抗素子6と同一構成の他の1又は複数の可変抵抗素子が含まれるときには、これら可変抵抗素子に対しても、前記パラメータ補正回路の可変抵抗素子6と同一の補正結果が反映させることができ

る。

【0113】

従って、本実施の形態では、パラメータ補正回路の可変抵抗素子6の抵抗値を調整、補正すれば、その補正結果を他の同一構成の可変抵抗素子の抵抗値にも反映させて、これらの他の可変抵抗素子の抵抗値を目標値に設定することができる。

【0114】

(第10の実施の形態)

続いて、本発明の第10の実施の形態について説明する。

【0115】

本実施の形態では、前記第1～第6の実施の形態のパラメータ補正回路の可変抵抗素子6の変形例を示す。

【0116】

すなわち、本実施の形態では、以上で説明したパラメータ補正回路の可変抵抗素子6は、図示しないが、複数個の単位抵抗素子RUが直列に接続された構成になっている。

【0117】

いま、可変抵抗素子6の補正後の抵抗値Rが、 $2 * N$ 個の単位抵抗素子RUで構成されていた場合に、その抵抗値Rは、 $R = (2 * N) * RU$ となる。仮に、この抵抗値Rの半分値を目標値として得たい場合には、可変抵抗素子6をN個の単位抵抗素子RUで構成するように調整、設定することにより、 $R / 2 = N * RU$ が容易に実現できる。つまり、可変抵抗素子6の補正後の抵抗設定値をCPU8で演算させることにより、可変抵抗素子6において任意の補正された抵抗値を得ることができる。

【0118】

従って、本実施の形態では、パラメータ補正回路において、任意の抵抗値(パラメータ値)にスケーリング可能な可変抵抗素子(可変パラメータ)6を提供することが可能である。

【0119】

【発明の効果】

以上説明したように、請求項1～15記載の発明によれば、可変パラメータの補正に際してミラー回路や負荷回路等の半導体回路を使用する場合に、それらミラー回路や負荷回路等に製造ばらつきが存在してその絶対精度がとれないときであっても、可変パラメータの値を目標値に精度良く補正することが可能である。

【0120】

特に、請求項3記載の発明によれば、基準パラメータ及び可変パラメータに流す電流をミラー回路からスイッチ回路を介さずに直接流したので、スイッチ回路のパラメータ値の影響を受けることなく、可変パラメータの値を目標値に精度良く補正することが可能である。

【0121】

更に、請求項7記載の発明によれば、基準パラメータに流す電流と可変パラメータに流す電流とを第1及び第2のスイッチ回路により切換える場合に、それ等スイッチ回路のパラメータ値の影響があるときであっても、それ等の影響を除去して、可変パラメータの補正を精度良く補正することが可能である。

【図面の簡単な説明】**【図1】**

本発明の第1の実施の形態のパラメータ補正回路の構成を示す図である。

【図2】

本発明の第2の実施の形態のパラメータ補正回路の構成を示す図である。

【図3】

本発明の第3の実施の形態のパラメータ補正回路の構成を示す図である。

【図4】

本発明の第4の実施の形態のパラメータ補正回路の構成を示す図である。

【図5】

本発明の第5の実施の形態のパラメータ補正回路の構成を示す図である。

【図6】

本発明の第6の実施の形態のパラメータ補正回路の構成を示す図である。

【図7】

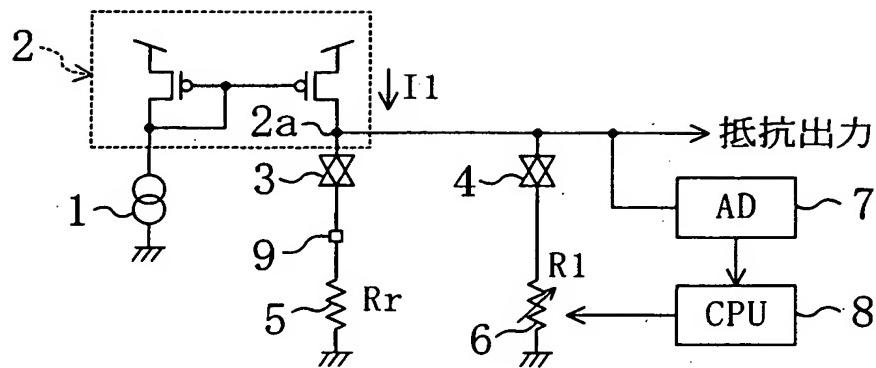
従来のパラメータ補正回路の構成を示す図である。

【符号の説明】

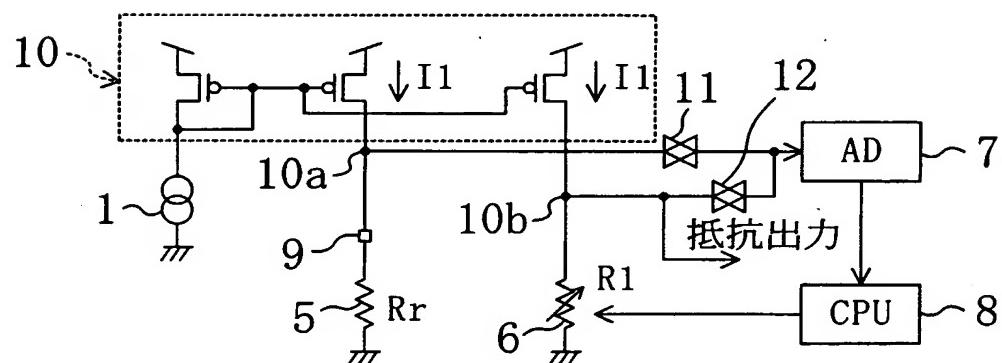
1	電流源
2、 10	ミラー回路
2 a	出力端子
10 a	第1の出力端子
10 b	第2の出力端子
3、 11	第1のスイッチ回路
4、 12	第2のスイッチ回路
5	基準抵抗素子（基準パラメータ）
6	可変抵抗素子（可変パラメータ）
7	電圧測定回路
8	C P U（調整回路及びコンピュータ）
9	端子
13	コンパレータ
14	サンプルホールド回路
15	負荷回路
15 a	スイッチ回路
15 b	Pチャネル型トランジスタ
16	第3のスイッチ回路
17	電流出力回路
18、 20、 24	スイッチ回路
19	抵抗素子
21	アンプ
22、 23	トランジスタ

【書類名】 図面

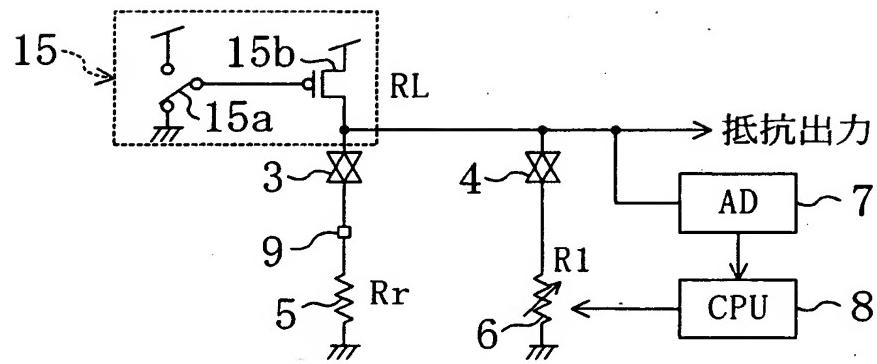
【図1】



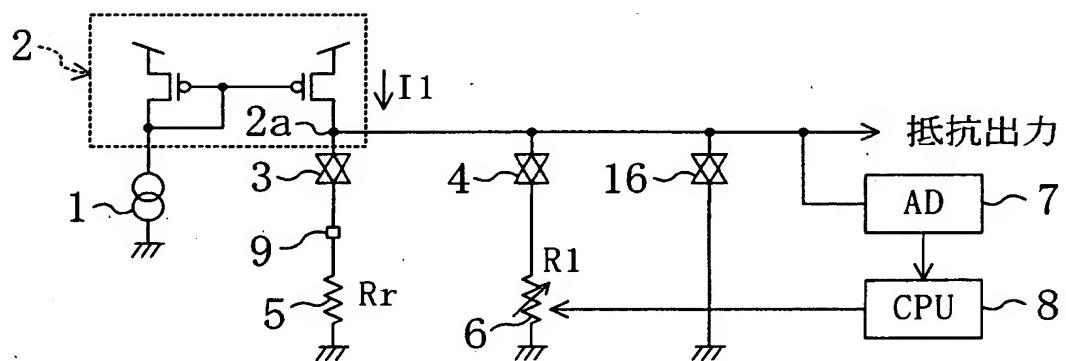
【図2】



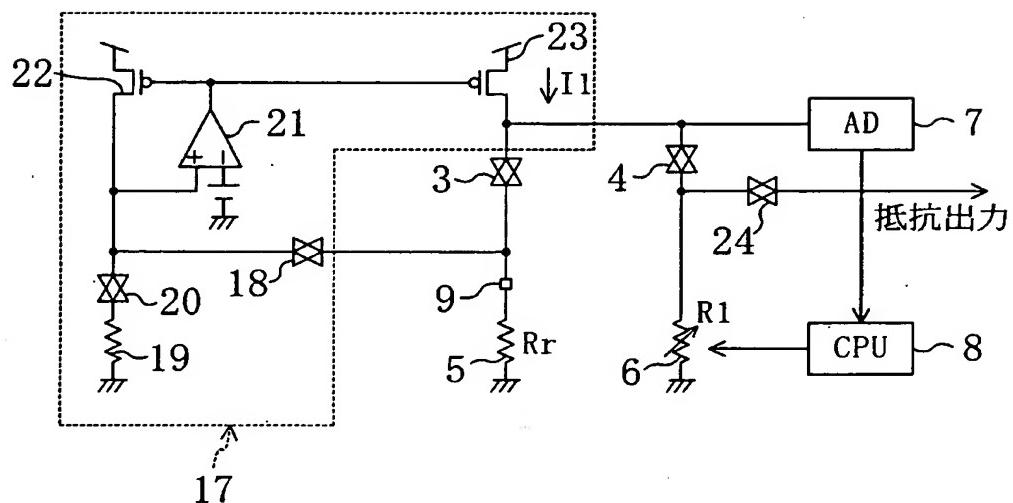
【図3】



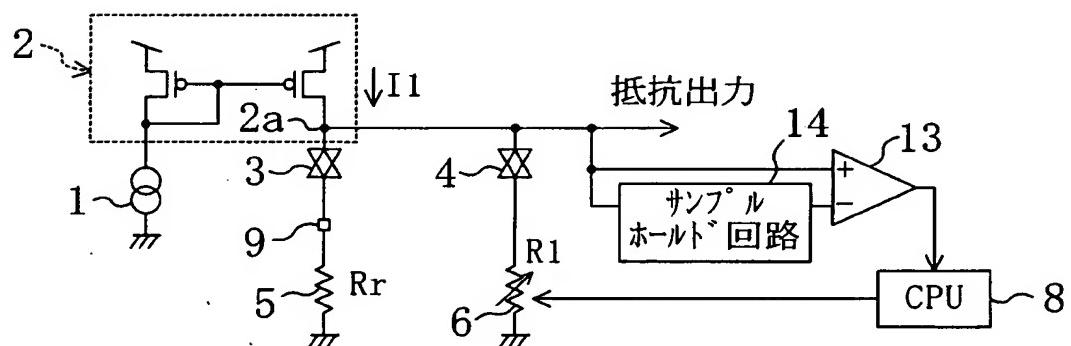
【図4】



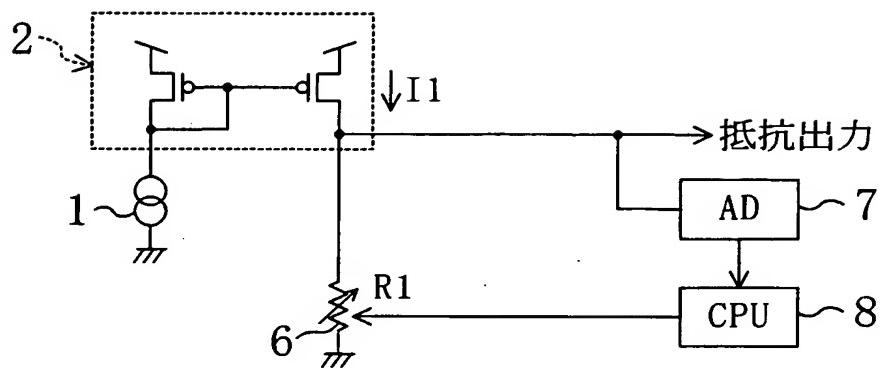
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 パラメータ補正回路において、定電流源の電流値が製造ばらつきなどではばらつく場合であっても、精度良く抵抗値を目標値に調整する。

【解決手段】 LSIの端子9に、抵抗値が目標値である精度の高い基準抵抗素子5が接続される。電流源1に接続されたミラー回路2から前記基準抵抗素子5に定電流I1を流して、基準抵抗素子5に生じる電圧値を電圧測定回路7により測定する。次に、補正の対象である可変抵抗素子6にミラー回路2から同じく定電流I1を流して、その際に可変抵抗素子6に生じる電圧が前記基準抵抗素子5に生じた電圧になるように、可変抵抗素子6の抵抗値を調整する。従って、電流源1の定電流I1の絶対精度がとれない場合であっても、可変抵抗素子6の値を目標値に補正できる。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社